

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-181451

(43) 公開日 平成7年(1995)7月21日

(51) Int. Cl. ⁵	識別記号	片内整理番号	PI	技術表示箇所
G 0 2 F	1/133	5 7 5		
	1/1333			
	1/1343			
G 0 9 G	3/20	K 9378-5G		

審査請求 未請求 請求項の数 7 FD (全 7 頁)

(21) 出願番号 特願平6-26447

(22) 出願日 平成6年(1994)10月5日

(31) 優先権主張番号 特願平5-271215

(32) 優先日 平5(1993)10月5日

(33) 優先権主張国 日本 (JP)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 坪山 明

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

(72) 発明者 片倉 一典

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

(72) 発明者 岩崎 学

東京都大田区下丸子3丁目30番2号キヤノ
ン株式会社内

(74) 代理人 弁理士 伊東 哲也 (外1名)

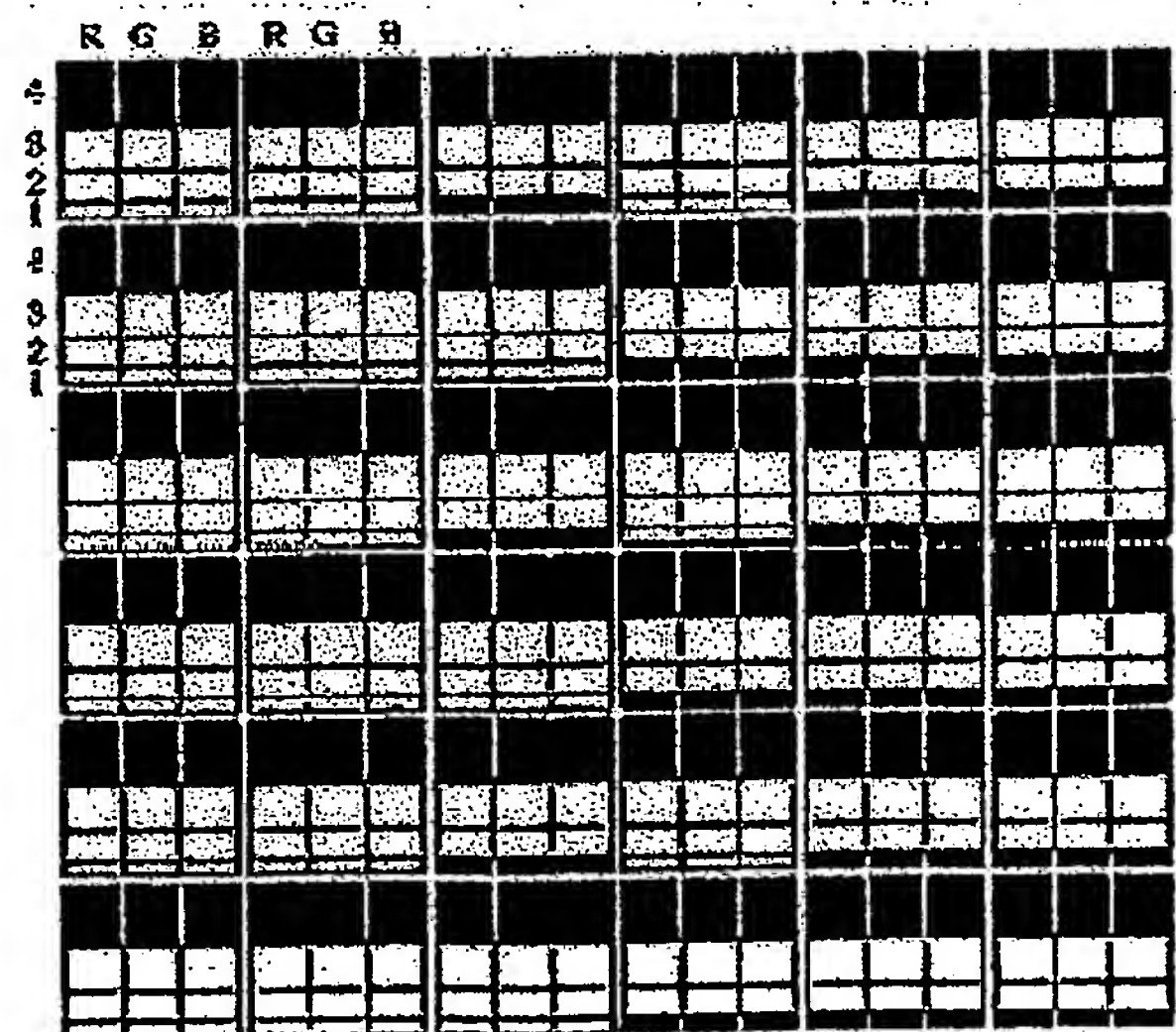
最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【要約】

【目的】 多階調表示のための画素分割形状に由来するライン状欠陥の発生を簡単な構成で抑制する。

【構成】 各単位画素が中間調を表現するために相互に面積の異なる3つ以上のサブ画素に分割されている複数の画素を有する表示装置において、最大の面積を有するサブ画素の面積は、それ以外のサブ画素の面積の総和以下であり、一単位画素により表現される階調レベルの数よりも多い階調レベルを複数の単位画素を用いて表現するための画像処理回路を有する。



(2)

特開平7-181451

1

【特許請求の範囲】

【請求項1】 各単位画素が中間調を表現するために相互に面積の異なる3つ以上のサブ画素に分割されている複数の画素を有する表示装置において、最大の面積を有するサブ画素の面積は、それ以外のサブ画素の面積の総和以下であり、一単位画素により表現される階調レベルの数よりも多い階調レベルを複数の単位画素を用いて表現するための画像処理回路を有することを特徴とする表示装置。

【請求項2】 各画素はカラー表示をするための色画素に分割されており、各色画素が前記のように3つ以上のサブ画素に分割されていることを特徴とする請求項1記載の表示装置。

【請求項3】 最大の面積を有するサブ画素の面積は、それ以外のサブ画素の面積の総和未満であることを特徴とする請求項1記載の表示装置。

【請求項4】 各画素はカラー表示をするための色画素に分割されており、各色画素が前記のように3つ以上のサブ画素に分割されていることを特徴とする請求項3記載の表示装置。

【請求項5】 画像処理回路は、画像データをディザ法により各サブ画素の表示状態に対応する2値データへ変換するものである請求項1～4記載の表示装置。

【請求項6】 画像処理回路は、画像データを誤差拡散法により各サブ画素の表示状態に対応する2値データへ変換するものである請求項1～4記載の表示装置。

【請求項7】 画像処理回路は、画像データを濃度パターン法により各サブ画素の表示状態に対応する2値データへ変換するものである請求項1～4記載の表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、コンピュータの端末、ワードプロセッサ等のモニタ、ビデオカメラ等のビューファインダ等の各種の画像情報処理装置に用いられる表示装置に関する。

【0002】

【従来の技術】 例えば、プラズマディスプレイ、液晶素子、エレクトロクロミー素子を用いた表示装置においては、高品位の画像を表示するために多階調表示を行うことが望まれている。

【0003】 そこで従来、多階調表示をするために1つの画素を複数の2値表示可能なサブ画素に分割する場合、 $2^0 : 2^1 : 2^2 : 2^3 : \dots$ という面積比に分割することが知られている。このように分割することで、1画素を構成するサブ画素数をN個とすると、 2^N

2

【0004】 一方、単位画素をサブ画素に空間的に分割しないが、単位画素内において印加電界分布を利用して画素内を部分的に反転させることにより階調表示する方法がUSP4,712,877、USP4,763,994、USP4,824,218等の明細書に開示されている。

【0005】 前者即ちサブ画素を用いて階調表示を行う方法は、駆動回路の構成が簡単な為、後者よりも安価になる。

10 【0006】 図1は、サブ画素を含む単位画素を示す模式図である。図に示すように、1画素が、縦方向の境界線により、R、G、B各色の画素に3分割され、さらに各色画素（単位画素）は必要な階調数を得るために1:2:4:8の面積比に4分割される。したがってこの場合は、各色それぞれ16レベルで、1画素につき4096色が表示可能になる。このように縦方向の境界線でR、G、Bに三分割し、さらに、横方向の境界線で必要な階調数に対応させて分割する分割パターンを、ここでは、以下、分割パターンAという。

20 【0007】

【発明が解決しようとする課題】 しかしながら、このような分割方式では、画質上の問題点が生じることがあった。このような画素構成の表示素子で写真やコンピュータグラフィクス等の連続的に階調レベルの変化する画像を表示する実験の際に、より自然な画像を描画する目的でディザ法による画像処理を行った。その結果、本発明者らの実験によると特定の階調レベルが変化するとこ

30 りで特徴的な模様（ライン状の欠陥）が出現することがわかった。このような模様は、画質を劣化させる恐れがある。

【0008】 本発明の目的は、このような従来の技術課題に鑑み、表示装置において、多階調表示のための画素分割形状に由来する「ライン状欠陥」の発生を簡単な構成で抑制することにある。

【0009】

【課題を解決するための手段】 この目的を達成するため本発明の表示装置は、各単位画素が複数の中間調を表現するために相互に面積の異なる3つ以上のサブ画素に分割されている複数の画素を有する表示装置において、最大の面積を有するサブ画素の面積は、それ以外のサブ画素の面積の総和以下または総和未満であることを特徴とする。

40

【0010】

【作用】 この構成によれば、階調レベルが変化する場合における画素の光点の重心位置変化や画素パターンの変化が抑制されるため、画素の分割パターンの形状に由来する

(3)

特開平7-181451

3

4

る。ディザ法により中間調の画像データを2値データに変換する画像処理をグラデーション・バーのデータに施した。これを図1に示した画素構成の表示素子に表示すると、中央付近CPに特徴的な模様を確認することができる。本発明者らの実験によればその部分CPは、拡大して観察すると、図3に示すように、7レベルと8レベルの画素が混在するところ（階調レベル7.5）であることが判明した。これがはっきりと視認される原因は、①各画素が次の階調レベルに移る際の光点の重心（明状態となっているサブ画素の重心）の位置が著しく変化すること、および、②光点（明状態となっているサブ画素）が形成する周期的な模様の形状の明らかな差があることにある。図1の様な分割の場合、光点の重心が画素の半ピッチ以上ずれる。そのことによって隣接する画素の大きな模様の差が視認されるのである。

【0012】また、図4に示すような縦と横の境界線による分割パターン（以下、分割パターンBという）を有する画素の表示装置についても同様の実験を行ったところ、同様な位置すなわち階調レベル7と8が混在する場所（即ち階調レベル7.5）に同様の模様が見えた。

【0013】これらの画素分割方式では、本来表示すべき所望の画像には無い位置に、はっきりしたライン状欠陥が視認されるため、画質が劣る。このような光点の重心の移動（ずれ）を防止すべく、前述した実開昭61-42591号公報やUSP5,124,695では、一つのサブ画素をある点を中心に同心円状に更に分割して設けている。しかし、この方法では電極の構造が複雑になること、および分割数が増えるために開孔率（有効画素領域の面積）が小さくなることの為、低コストで高性能のディスプレイを提供することが難しい。これに対し、本発明によれば、このような手法を用いることなく光点のずれを制御することができる。

【0014】本発明におけるサブ画素の構成としては分割比を、1:2:3, 2:3:4, 3:4:5, 4:5:6, ……1:2:3:6, 1:2:4:7, 1:2:3:5, 1:2:3:4, 1:2:4:5, 1:2:4:6, ……2:3:4:5, 2:3:4:6, ……等のようにすることができる。

【0015】より好ましくは2:3:4:5のような分割ではなく、1:2:3:4のように最小サブ画素と2番目に小さいサブ画素との比が1:2であるほうがよい。

【0016】また、より好ましくは1:2:3のような3分割よりも1:2:3:5のような4分割のほうが望ましい。なぜなら、後者は例えば面積比で5番目の中間

の）表示形態から選択できるように設計することが望ましい。

【0017】カラー表示を行う場合は、各画素はカラー表示をするための色画素に分割し、各色画素が前記のように3つ以上のサブ画素に分割されるようにすればよい。色画素としては赤（R）、緑（G）、青（B）、白（W）またはイエロー（Y）、シアン（Cy）、マゼンタ（M）等が挙げられる。

【0018】そして、本発明においては、サブ画素への分割により得られる階調数（階調レベルの数）以上の階調数を持つ画像データを扱うことができるように、ディザ法や濃度パターン法に代表される画像処理を行う。

【0019】

【実施例】図5は、本発明の一実施例に係る表示装置を用い、ディザ法による画像処理による表示を行った時の表示部の拡大図である。図6においては、グラデーションバー中心部の階調レベル4と5が混在する領域を拡大して示している。図3に示す表示方法の場合より、隣接画素との画像光点のずれや画像パターンの差が小さいことがわかる。このことによって「ライン状欠陥」が抑制されていることがわかる。

【0020】つまり、図5の例では2×2の計4つの単位画素を用いて中間調表示のための画像処理を行うためにP4の部分が階調レベル4を、P5の部分は階調レベル5を示すとともに、P4.5の部分で階調レベル4.5を示している。これら3つの階調レベルの移行の際に図3に示したような光点のずれがなく、図5ではこれが緩和されていることがわかる。

【0021】このように、本発明の表示装置は複数の単位画素のうち明または暗となるサブ画素を選択することにより、一単位画素のみで表示できる階調レベルの数より多い階調レベル数をもつ画像データを処理して表示することができる。

【0022】図6は、上述した画像データの処理回路を有する本発明の一実施例に係る表示装置のブロック図である。101は液晶等を用いた表示パネルであり、前述したような2値表示可能なサブ画素の複数からなる単位画素をもつ。102は表示パネルの走査線に信号を印加するための走査線駆動回路、103は表示パネルの信号線に信号を印加するための情報線駆動回路であり、これらの回路102、103により表示パネルはマルチプレキシング駆動がなされる。104は回路102、103に基準電圧V₁、V₂、V₃、V₄、V₅を与えるための駆動電圧発生回路である。

【0023】これらの回路は制御回路105により各制御信号により制御される。制御回路105はロジック

(4)

特開平7-181451

5

5

るのである。110は電源スイッチ、111は供給電源である。

【0024】次に、ディザ法としての誤差拡散法による画像処理を行う場合を例にあげて、その場合の画像処理回路108について説明する。図7は画像処理回路108の構造の一例を示す。図中、15a~15dはデータをラッチするフリップフロップ（以下、単にFFという）、16a~16dは加算器、17は1ライン遅延用のラインメモリである。また、18は比較器、19はANDゲート、20は誤差配分制御回路である。

【0025】先ず、データ線1000を介して入力した補正済データ（注目画素位置（i, j）に対応する原画像データ）は画素位置（i, j）に配分されることになっている誤差値（フリップフロップ15dに格納されている）と加算器16dで加算され、その値は比較器18と誤差配分制御回路20に出力される。そして、比較器18においては、データ線355上のデータを閾値データ（信号線300）でもって比較することで、2値化信号を出力する。尚、この比較器18はデータ線355上のデータが閾値データより大きければ、「1」、小さければ「0」を信号線500に出力する。

【0026】さて、誤差配分制御回路20では2値化処理前の信号355と2値信号500の255倍（即ち、「0」か「255」）した値との差分（誤差）が計算され、周囲の画素群に配分する誤差値351~354を出力制御する。誤差値信号351~354は注目画素位置を（i, j）としたとき、（i-1, j+1）、（i, j+1）、（i+1, j+1）、（i+1, j）の位置に既に配分された誤差値と加算器16a~16dで加算される。

*【0027】119はビデオRAM等のパターン生成部であり、表示パネルのサブ画素に一对一に対応したメモリセルを少なくとも有する。各メモリセルには、誤差拡散法による2値化処理がなされた画像データに基づく「1」または「0」の2値データが記憶される。従って、パターン生成部に記憶された2値データに基づいて各サブ画素の表示状態を選択すれば表示パネル上に誤差拡散法により処理された中間調表示が行える。

【0028】次に、カイラルスメックチック液晶を一對の基板間に配した表示パネルを多数作製し、これらを用いて表示を行なった例を説明する。各パネルにおいては、走査電極と情報電極との交差部の形状とカラーフィルターの形状とを適宜設計することにより、後述する面内配をもつサブ画素からなる単位画素を形成した。

【0029】（実施例1~6並びに比較例1及び2）図1に示すようなパターンAの分割方式に基づいて分割比を表1の「各色分割比」の欄に示すように変化させて画質の評価を行った。表示素子としては、液晶表示装置を作成し用いた。画素ピッチは200μmとした。画像処理には、ディザ法を用いて見かけ上の階調数を増やした。画像としては、女性の顔を含む写真画像と、先のグラデーション・バーを用いた。画質評価は、10人の経験者を使い、ライン欠陥及びトータルの画質を、「良い」「普通」「悪い」の3段階で評価し、4人以上「悪い」と評価した場合「×」、2人以下の場合「○」、それ以外を「△」とすることにより行った。「△」は製品の画質として問題ないレベルと判断した。評価結果を表1に示す。

【0030】

*30 【表1】

	各色分割比	階調数	画質
比較例1	1:2:4:8	16	×
比較例2	1:2:3:7	14	×
実施例1	1:2:3:6	13	△
実施例2	1:2:4:7	15	△
実施例3	1:2:3:5	12	○
実施例4	1:2:3:4	11	○
実施例5	1:2:4:5	13	○
実施例6	1:2:4:6	14	○

7

画質の評価を行った以外は、実施例1～6及び比較例1～2と同じ実験を行った。実施例7では、図4における縦方向の分割比を1:3、横方向の分割比を1:2にすることによりサブ画素の面積比1:2:3:6を得た。この結果を表2に示す。実施例1～6及び比較例1～2と同様に、最大面積を持つサブピットの面積がそれ以外のサブピットの面積の総和以下である実施例7の場合に良い結果が得られている。

【0032】

【表2】

	各色分割比	階調数	画質
比較例3	1:2:4:8	16	×
実施例7	1:2:3:6	13	△

(実施例8及び9)次にパターンAの分割方式で、表3に示す各色分割比を有する実施例8、9の表示装置を作製して実験を行った。

【0033】

【表3】

	各色分割比	階調数
実施例8	2:3:4:5	15
実施例9	1:2:3:4	11

実施例8、9のうちいずれの方が画質が良いかという二者択一による評価を行った。その結果、実施例9のほうが実施例8より優れているという結果であった。これは実施例8が中間調の連続性に欠ける(例えば1/14、*

(5)

特開平7-181451

8

*13/14が表示できない)点にあるものと考えられる。

【0034】

【効果】以上説明したように本発明によれば、階調レベルが変化する際における画素の光点の重心位置変化や画素パターンの変化を抑制することができるため、画素の分割パターンの形状に由来する「ライン状欠陥」を簡単な構成で回避し、スムーズな連続階調表現を行うことができる。

10 【図面の簡単な説明】

【図1】多階調表示をするために複数のサブ画素に分割した画素の一例を示す模式図である。

【図2】最暗(黒)から最明(白)に連続的に明度か変化するグラデーション・バーを示す模式図である。

【図3】従来の表示装置により表示したグラデーション・バー中心部の階調レベル7と8が混在する領域の拡大図である。

【図4】多階調表示をするために複数のサブ画素に分割した画素の他の例を示す模式図である。

20 【図5】本発明の一実施例に係る表示装置により表示したグラデーション・バー中心部の階調レベル4と5が混在する領域の拡大図である。

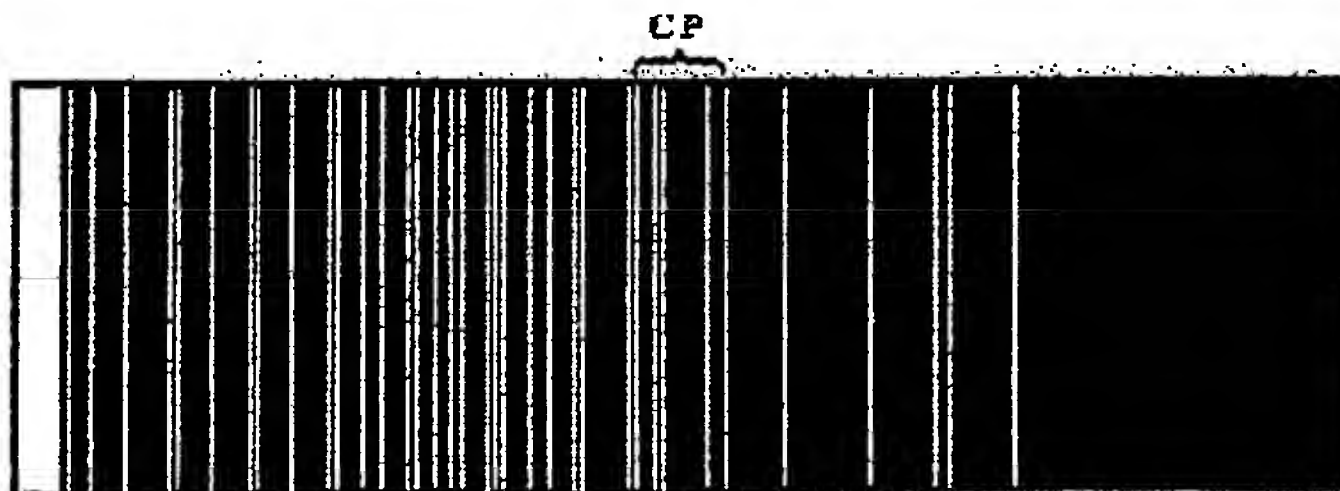
【図6】本発明による表示装置の一例を示すブロック図である。

【図7】本発明に用いられる画像処理回路の一例を示すブロック図である。

【符号の説明】

15a～15d:フリップフロップ、16a～16d:加算器、17:ラインメモリ、18:比較器、19:A
30 NDゲート、20:誤差配分制御回路、101:表示パネル、102:走査線駆動回路、103:情報線駆動回路、104:駆動電圧発生回路、105:制御回路、107:ロジック制御部、108:画像処理回路、109:データ発生部、110:電源スイッチ、111:供給電源、119:パターン生成部。

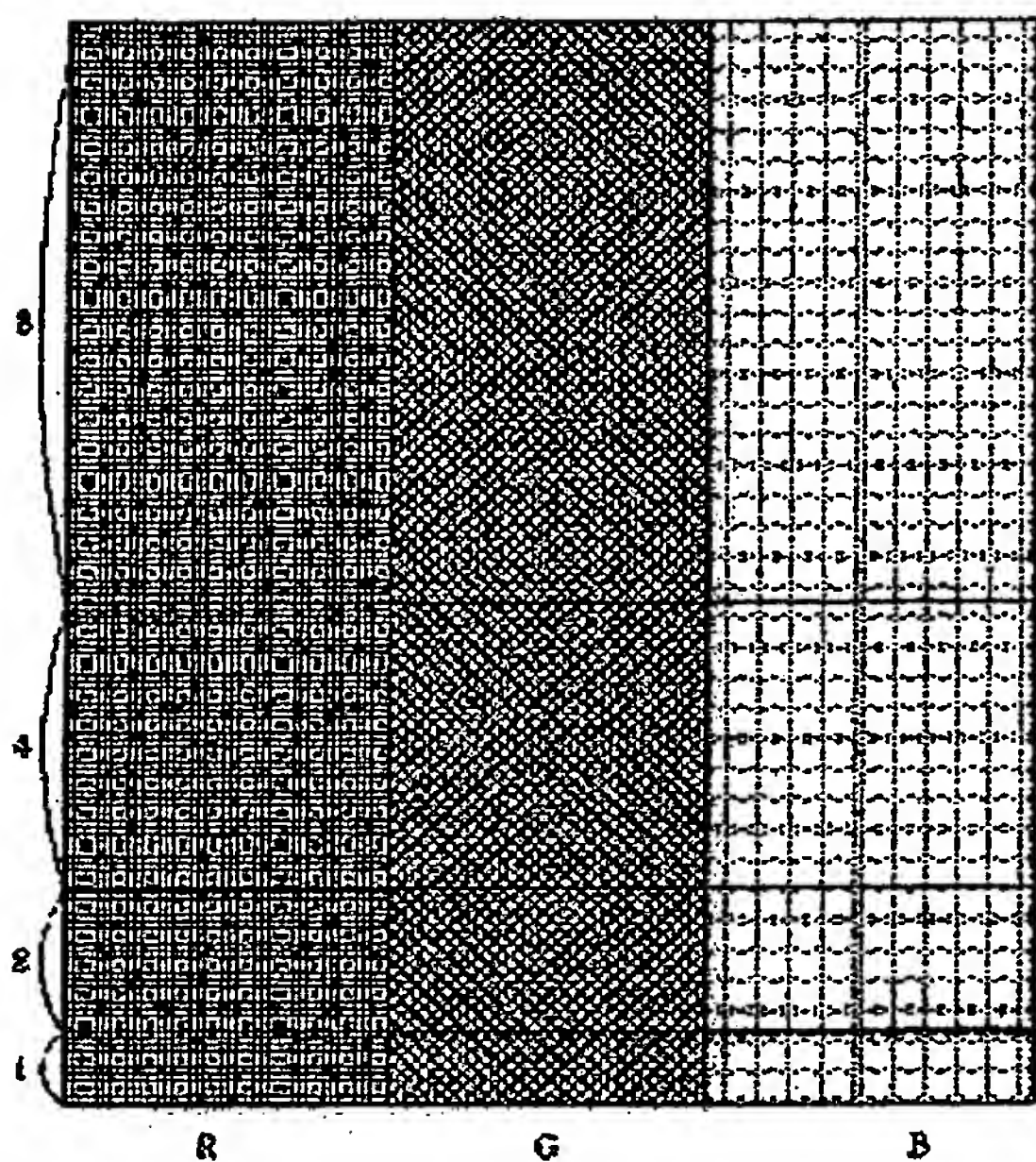
【図2】



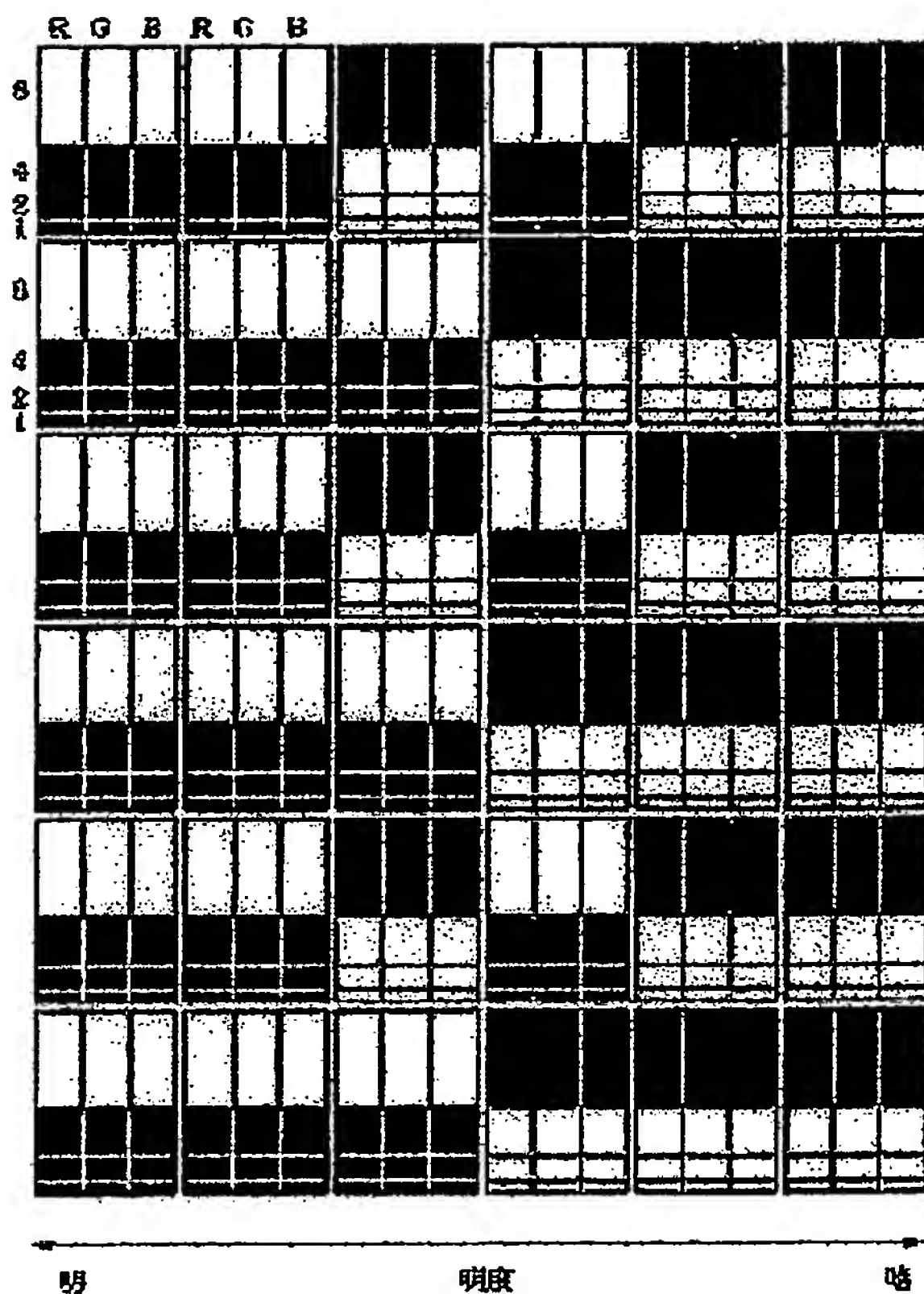
(5)

特開平7-181451

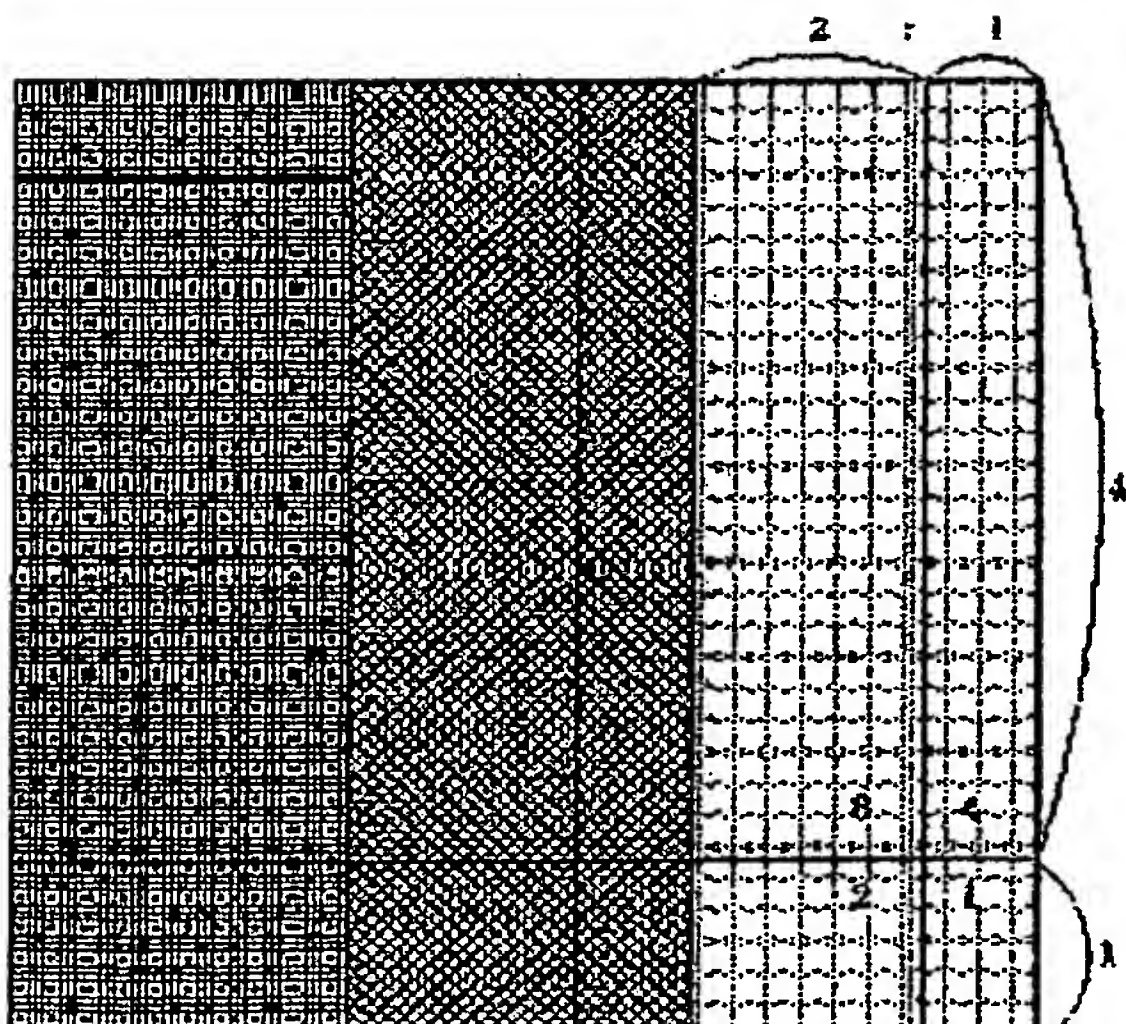
【図1】



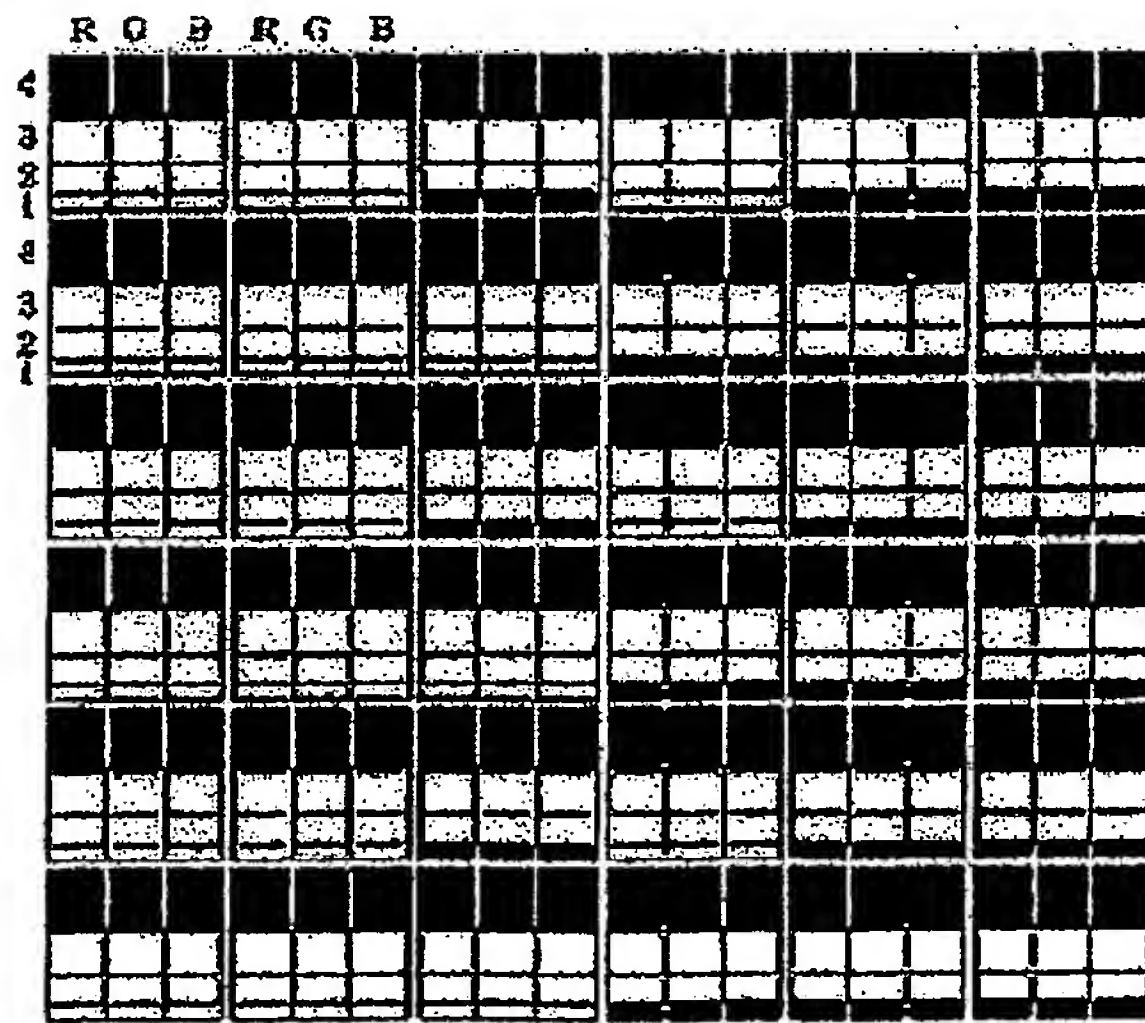
【図3】



【図4】

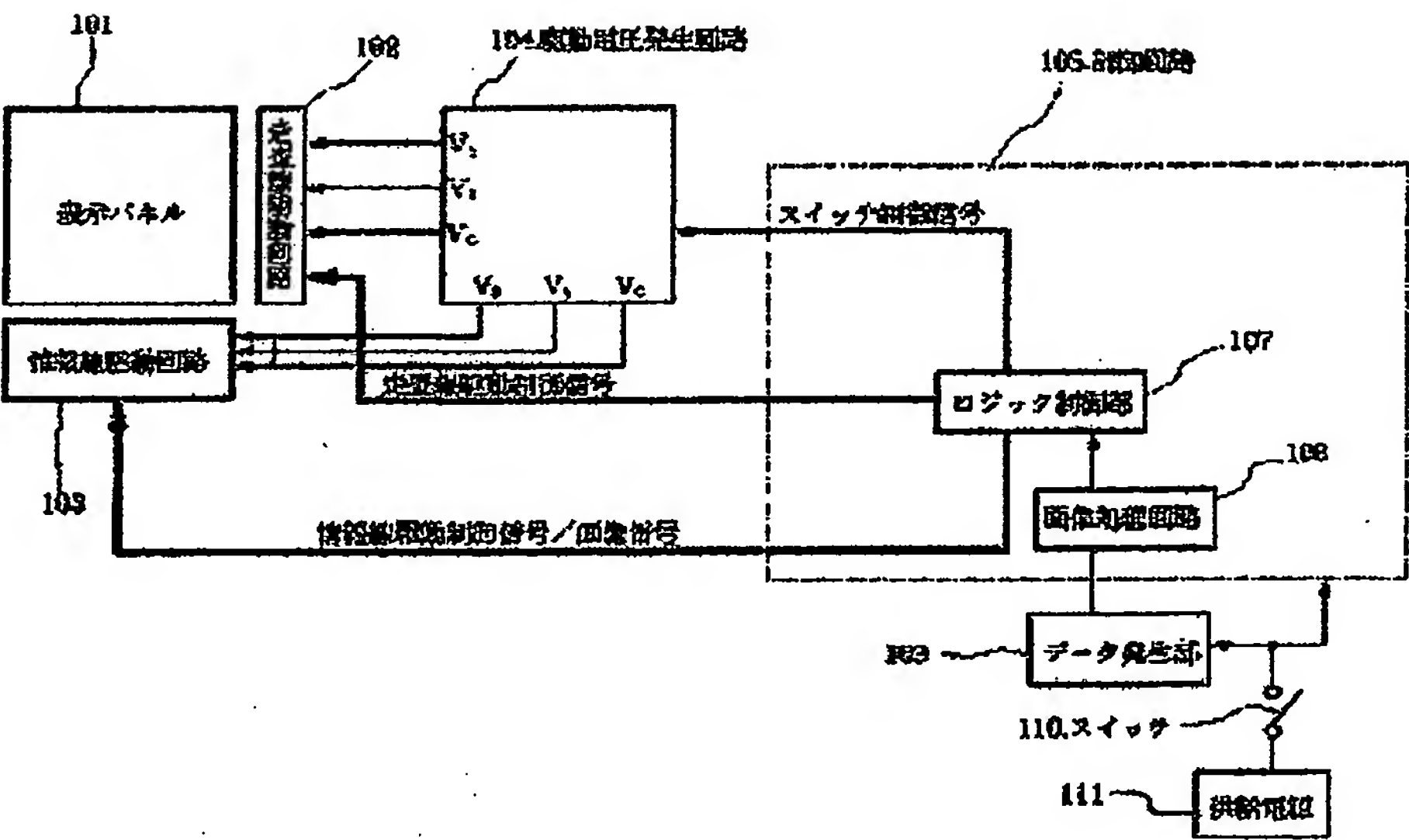


【図5】

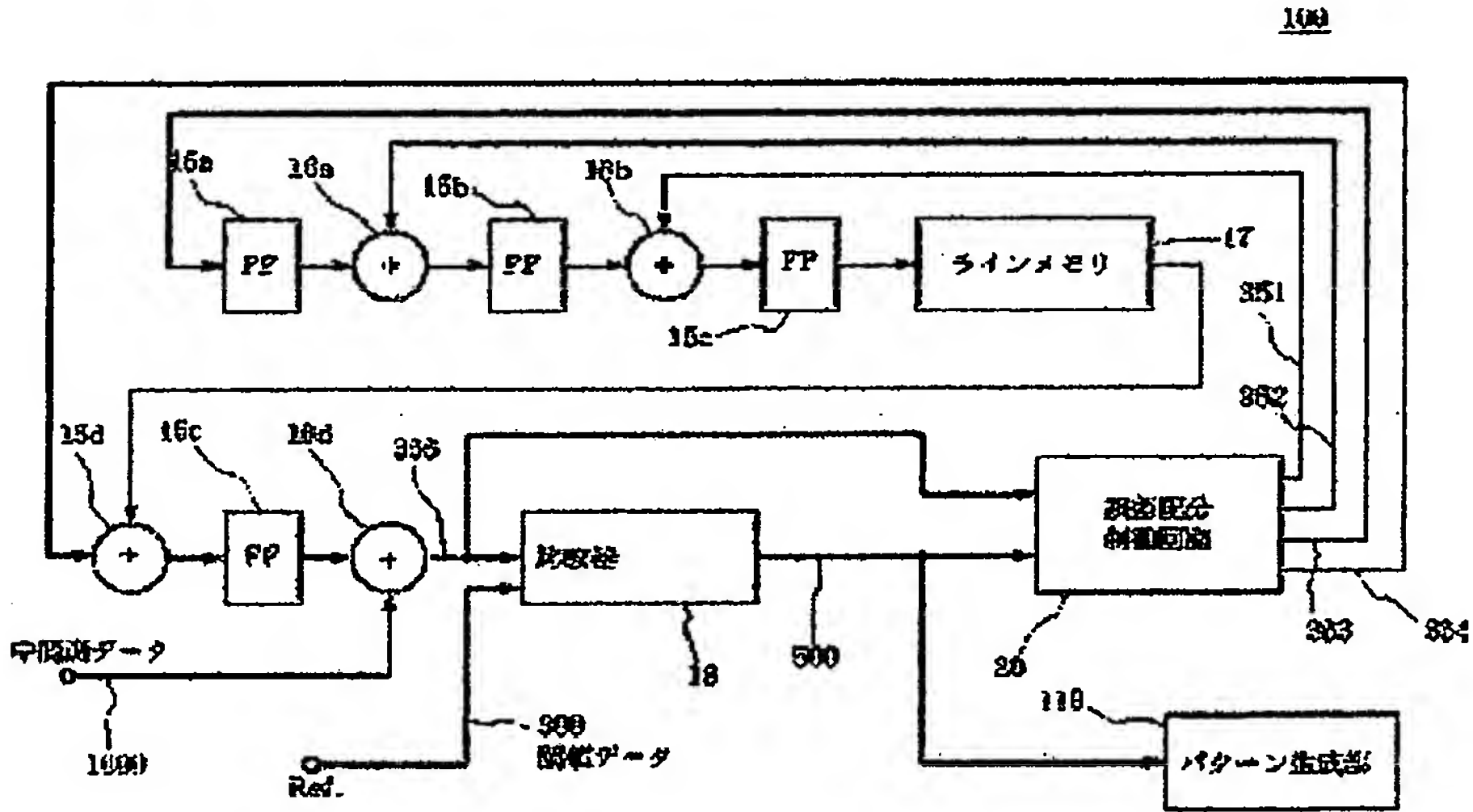


(7) 特開平 7-181451

【図 6】



【図 7】



フロントページの続き

(72)発明者 蒔田 剛
東京都大田区下丸子3丁目30番2号キャ
ン株式会社内

(72)発明者 須賀 和巳
東京都大田区下丸子3丁目30番2号キャ
ン株式会社内